

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-297812

(43)Date of publication of application : 10.11.1995

(51)Int.Cl.

H04L 1/00  
H04L 29/02  
// G11B 20/18  
G11B 20/18

(21)Application number : 06-107505

(71)Applicant : SONY CORP

(22)Date of filing : 22.04.1994

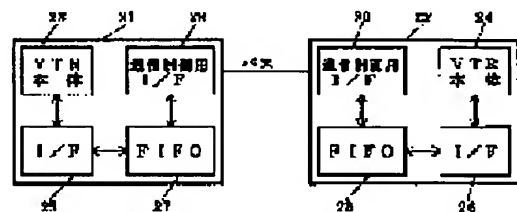
(72)Inventor : ISHII MAKOTO

## (54) DATA PROCESSOR

(57)Abstract:

PURPOSE: To transfer an error packet to an apparatus main body on the reception side without writing the error packet in a FIFO by writing an error code in a data temporary preservation means and generating the error packet on the read side.

CONSTITUTION: If an abnormal situation like data CRC error or data packet loss occurs in a digital VTR 22 on the reception side, an I/F 30 for communication control as the write side of a FIFO 28 wires the error code (one quadlet). When reading the error code written in the FIFO 28, an I/F 26 between the VTR and the communication system as the read side of the FIFO 28 generates an error packet (120 quadlets) substitute for a data packet to be essentially received having the same format as normal packets and transfers it to a VTR main body 24. Thus, the error packet is transferred without being written in the temporary preservation means, and the processing in the apparatus main body on the reception side is simplified.



## LEGAL STATUS

[Date of request for examination] 10.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3189571

[Date of registration] 18.05.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-297812

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 1/00		Z		
29/02				
// G 1 1 B 20/18	5 5 0 E	8940-5D		
	5 7 0 N	8940-5D		
		9371-5K		
			H 0 4 L 13/ 00	3 0 1 Z
			審査請求 未請求	請求項の数4 F D (全 12 頁)

(21) 出願番号 特願平6-107505

(22) 出願日 平成6年(1994)4月22日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 石井 眞

東京都品川区北品川6丁目7番35号 ソニー株式会社内

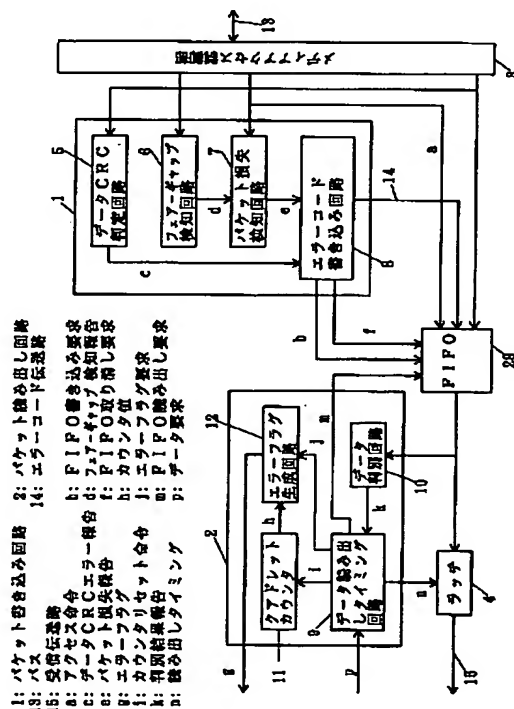
(74) 代理人 弁理士 杉山 猛 (外1名)

(54) 【発明の名称】 データ処理装置

(57) 【要約】

【目的】 データパケットを正常に受信できなかった場合に、エラーパケットをFIFOに書き込まなくても、機器本体にエラーパケットを転送できるようにする。

【構成】 受信側のデジタルVTR 22においてデータCRCエラー又はデータパケット損失という異常事態が起きたときに、FIFO 28の書き込み側である通信制御用I/F 30はエラーコード(1クアドレット)を書き込み、FIFO 28の読み出し側であるVTR-通信システム間I/F 26が本来受信すべきデータパケットに替わるエラーパケット(120クアドレット)を生成し、VTR本体24に転送する。



## 【特許請求の範囲】

【請求項1】 通信サイクル毎に所定数のデータパケットを送送する通信システムにおける受信側のデータ処理装置であって、

前記データパケットを正常に受信できなかったときに、データの一時保存手段にエラーコードを書き込むと共に、該一時保存手段の読み出し側で該エラーコードの検出によりエラーパケットを生成することを特徴とするデータ処理装置。

【請求項2】 データパケットを正常に受信できなかった状態が受信したデータパケットのデータエラーによるものである請求項1記載のデータ処理装置。

【請求項3】 データパケットを正常に受信できなかった状態がデータパケットの損失によるものである請求項1記載のデータ処理装置。

【請求項4】 エラーパケットがパケット長に応じて所定回数生成されたエラーフラグである請求項1、2又は3記載のデータ処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、デジタルビデオデータやデジタルオーディオデータのような時系列なデータを例えばP1394シリアルバス等の通信制御バス（以下「バス」と略す）を用いて受信する際の異常事態に好適なデータ処理装置に関するものである。

## 【0002】

【従来の技術】 P1394シリアルバスのような制御信号と情報信号とを混在させることのできるバスによって複数の機器を接続し、これらの機器間で情報信号及び制御信号を通信するシステムが考えられている。

【0003】 図5にこのようなシステムの例を示す。このシステムは機器A、B、C、D、Eを備えている。そして、機器A-B間、A-C間、C-D間、及びC-E間は、P1394シリアルバスのツイストペアケーブルにより接続されている。これらの機器は、例えばデジタルVTR、チューナー、モニター等である。各機器はツイストペアケーブルから入力される情報信号及び制御信号を中継する機能を持っているので、このシステムは図6のような各機器が共通のバスに接続されているシステムと等化である。

【0004】 バスを共有している機器A～E間におけるデータ伝送は所定の通信サイクル（例えば $125\mu\text{sec}$ ）ごとに時分割多重によって行なわれる。バス上における通信サイクルの管理は通信システムを管理する所定の機器、例えば機器Aが通信の同期、すなわち通信サイクルの開始時であることを示す同期パケット（サイクルスタートパケット：以下「CQ」という）をバス上の他の機器へ伝送することによってその通信サイクルにおけるデータ伝送が開始される。

【0005】 バス上における時間情報は個々の機器の持

つ時計レジスタによって管理される。各々の機器の時計レジスタは、図7に示す自己サイクル（ $125\mu\text{sec}$ ）ごとにCQによりリセットされる。そして、自己サイクル中では各々の機器のクロックをカウントすることによって時間情報を生成する。したがって、通信サイクルが理想的に $125\mu\text{sec}$ ごとに繰り返された場合、図7のようにCQと自己サイクルは同時に始まり、同時に終了する。

【0006】 1通信サイクル中において伝送されるデータ形式は、デジタルビデオデータやデジタルオーディオデータなどの同期型データ（以下「Isoデータ」という）と、接続制御コマンド等の非同期型データ（以下「Asyncデータ」という）の2種類である。これら2種類のデータの伝送は下記（1）～（6）のプロトコルにしたがって行われる。

【0007】 （1）図8（a）のように、CQが伝送された後にデータの伝送を行なう。

（2）図8（a）のように、CQの後に伝送されるべきデータ形式の優先順位は、Isoデータの方がAsyncデータより高い。

【0008】 （3）図8（a）のように、Isoデータ2の通信終了時に次の自己サイクルが始まっている場合には、AsyncデータよりCQを優先するので、Asyncデータ2はその通信サイクルでは伝送できず、次以降の通信サイクルにおいて伝送しなければならない。

【0009】 （4）CQの最大遅れ時間は、システムにおいてあらかじめ定められているAsyncデータの最大長によって決まる（例えば $41\mu\text{sec}$ ）。

（5）図8（b）のように、バス上での異常によって例えばCQ2が損失した場合、各機器はCQ2を正常に受信できなくなり、その結果バス上にはその通信サイクル中にはパケットが伝送されなくなる。そこで、通信システムを管理する機器は次の自己サイクルの始まりと同時に次の通信サイクルのためのCQ3を伝送する。

【0010】 （6）受信側の機器において、CQ又はデータパケットの少なくとも一方が正常に受信できなかった場合には、受信側の機器でそのデータパケットに相当するエラーコードを生成して、それを正常なデータパケットの代わりとする。ここで、CQが正常に受信できなかった場合には、前記（5）で説明したようにCQが損失した場合がある。また、データパケットが正常に受信できなかった場合には、送信側でCQが損失した結果データパケットが送信されないために受信できなかった場合と、受信したけれども正しいパケットではない（ヘッダーエラー等）ため結果的に受信できなかった場合と、受信したパケットのデータ部にエラーがあった場合がある。

【0011】 以上のプロトコルにしたがってデータを伝送する場合、図8（a）のように、通信サイクルの開始合図であるCQが来てから、1つのIsoデータパケッ

ト及び1つのAsyncデータパケットの伝送が終了するまでの1つの通信サイクルは125 $\mu$ secで終るとは限らない。

【0012】次に、以上説明した通信システムにおいて、Isoデータとして、デジタルVTRが出力したデジタルビデオデータ及びデジタルオーディオデータ（以下「VTRデータ」という）を他のデジタルVTRへ送信する場合について説明する。

【0013】まず、VTRデータのようなブロック単位で処理されるデータをブロック周期とは非同期の通信サイクルを持つ通信システムを介して伝送する場合には、図9のようにデジタルVTR21、22内にデータを一時的に保持するFIFO27、28が一般的に必要となる。

【0014】図9において、デジタルVTR21のVTRデータをデジタルVTR22へ伝送する場合、まずデジタルVTR21内のVTR本体23で生成したVTRデータをVTR-通信システム間インターフェイス（以下「インターフェイス」を「I/F」と記載する）25を介してFIFO27に一時保存する。そして、FIFO27に蓄えられたデータを通信サイクルにしたがって、次々と通信制御用I/F29からバスを介してデジタルVTR22へ伝送する。デジタルVTR22では、通信サイクル毎に受けとったデータパケットを通信制御用I/F30を介して順々にFIFO28に蓄え、最終的にVTR本体24がVTR-通信システム間I/F26を介してFIFO28からデータを受けとることになる。

【0015】

【発明が解決しようとする課題】図10のような所定長（例、120クアドレット＝480バイト）のデータ単位化されたVTRデータを前述の通信システムを用いて伝送する場合を考える。

【0016】VTRデータの通信中に、ある通信サイクルにおいて、バス上の異常によって受信側のデジタルVTR22内の通信制御用I/F30で正常にデータパケットを受信できず、同デジタルVTR22内のFIFO28にエラーコードを書き込むのは、主に以下の2つの場合である。

【0017】（1）受信したデータパケットがデータCRCエラーとなった場合

（2）ある通信サイクルにおいて、データパケットを受信できなかった（損失した）場合

【0018】上の二つの場合には、デジタルVTR22内の通信制御用I/F30はFIFO28に対してエラーコード（1クアドレット）を書き込む。しかし、受信側のデジタルVTR本体24側の処理の簡素化を考慮すると、バスから受信したデータパケットがCRCエラーであったり、データパケットが損失したという異常事態においても、本来のデータパケットに替わるエラーコー

ドを1クアドレット生成してVTR本体24に転送するよりも、形式的には通常のデータパケットと同じフォーマットの120クアドレットを転送する方が、VTR本体24にとっては都合が良い。

【0019】ところが、デジタルVTR22内の通信制御用I/F30がデータCRCエラー又はデータパケットの損失を認識できるタイミングは、場合によっては通信サイクルの最後になってしまうため、通信制御用I/F30において、何らかの原因によって正常に受信できなかったデータパケット（120クアドレット）に替わるエラーパケット（120クアドレット）を生成し、FIFO28に書き込むのは、以下に説明するように時間的に困難である。

【0020】まず、上の（1）及び（2）の各々の場合に、通信制御用I/F30が、受信したデータパケットにデータCRCエラー又はデータパケット損失を検出するのは、その通信サイクル中においてどのタイミングか、そのアルゴリズムをそれぞれ述べる。

【0021】（1）受信したデータパケットがデータCRCエラーとなった場合

P1394制御通信システムのプロトコル上、一通信サイクルに通信できるIsoデータパケットのデータフォーマットは図11の通りである。VTRデータでは、1データパケットが120クアドレットとなる。

【0022】図11に示すように、データフォーマットは、1クアドレット目がデータ長、チャンネル番号、データパケットの種類、順番等を示すヘッダー、2クアドレット目がヘッダーCRC、3～122クアドレット目までがVTRデータ、123クアドレット目がデータCRCになっており、この順序で伝送される。よって受信側で、その通信サイクル中において、受信したデータパケットがデータCRCエラーかどうか認識できるのは、最後のクアドレット（データCRCクアドレット）を受信した後である。

【0023】すなわち、受信側のデジタルVTR22がVTRデータパケットを受信している間は、そのデータパケットがデータCRCエラーかどうかはわからない。換言すれば、デジタルVTR22内の通信制御用I/F30は、受信中のVTRデータパケットを一度FIFO28に書き込み終了した後、初めてFIFO28に書き込んだVTRデータパケットがデータCRCエラーかどうか判断できる。そして、FIFO28に書き込んだVTRデータパケットがデータCRCエラーになった場合には、そのデータパケットはそのままVTR本体24に転送するわけにいけないので、通信制御用I/F30は一度書き込んだFIFO28内の1データパケット分を取り消す。そして通信制御用I/F30はFIFO28内のデータパケットを取り消した後、データCRCエラーの処置を行う。

【0024】データの伝送が図7に示したような理想的

な通信サイクルで行われた場合、受信側のデジタルVTR 22内の通信制御用I/F 30が、受信したパケットのデータCRCエラーを確認できるタイミングは、図12に示すようになる。例えば通信サイクル②において受信したVTRデータパケット2がデータCRCエラーとなった場合、デジタルVTR 22内の通信制御用I/F 30がデータCRCエラーを判定できるのは、VTRデータパケット2の受信が終了したタイミングT1である。

【0025】図12のような理想的な場合には、デジタルVTR 22内の通信制御用I/F 30において、データCRCエラーとなったVTRデータパケット2（120クアドレット）に替わるエラーパケット（120クアドレット）を生成し、FIFO 28に書き込むことができる。そしてVTR本体24は、それを通常のパケットとして120クアドレットをFIFO 28から読み出すことができる。

【0026】図12の例は、各通信サイクルが理想的に、プロトコルで規定された125μsec毎に新しい通信サイクルが始まり、なおかつIsoデータの転送が1チャンネルのみで、VTRデータパケット2の最後のクアドレットがデジタルVTR 22に届いた後、同通信サイクル中に十分に時間が残っている例である。

【0027】しかし、実際の通信サイクルは図12の通りに理想的になるとは限らない。実際の通信中には以下のような事態が容易に起こり得る。

(a) Isoデータの通信中に自己サイクル（125μsec）が終了すると、本来その通信サイクルではそのIsoデータの通信の後に通信すべきAsyncデータは通信できずに、次の通信サイクルが始まる、というP1394のプロトコルの規定

【0028】(b) 1通信サイクル中にIsoデータの通信が複数あり（バス上に複数チャンネルのIsoデータの通信が存在し）、たまたま自分が受信すべきIsoデータが複数のチャンネルの中で最後のパケットである

【0029】上記(a)、(b)の2つの状況が重なると、なおかつ受信したパケットがデータCRCエラーであった場合には、受信側のデジタルVTR 22内の通信制御用I/F 30が受信したデータパケットがデータCRCエラーということを認識できるタイミングは図13の通りになる。図13に示すように、デジタルVTR 22がチャンネル2のVTRデータを受信している場合には、VTRデータパケット2のデータCRCエラーを認識するタイミングT2は、理想的な場合の次の通信サイクル③が始まった後であるため、プロトコル上そのデータパケットの通信が終わるとすぐに、次の通信サイクル③が始まる。

【0030】すなわち、図12の場合と比べ、その通信サイクル③が始まってすぐに次のIsoデータを受信しなければならない場合も考えられるので、T2のタイ

ミングから同通信サイクル②”が終了する間に、デジタルVTR 22内の通信制御用I/F 30が本来受信すべきVTRデータパケット2（120クアドレット）に替わるエラーパケット（120クアドレット）を生成し、FIFO 28に書き込むことは時間的に不可能である。

【0031】(2) ある通信サイクルにおいて、データパケットを受信できなかった場合

受信側において、本来正常なデータパケットを受信すべき通信サイクル中に、データパケットを損失するといった異常事態になるのは、以下の2つの場合である。

【0032】(2) - 1) CQとデータパケット両方を受信できなかった

これは、ある通信サイクルにおいて、送信側及び受信側の機器が共にCQを何らかの理由でバス上で損失した場合である。送信側でCQを損失した場合には、その通信サイクルにおいては、データパケットを送信しないので、受信側でもデータパケットを受信することはできない。

【0033】(2) - 2) CQは正常に受信できたが、データパケットはできなかった

これは、送信側のみCQが何らかの理由でバス上で損失した場合である。すなわち受信側においては、この場合、CQは正常に受信しているのに、データパケットを受信できないという事態が起こる。

【0034】P1394の通信プロトコルの規定によると、送信側及び受信側の各機器は、バス上にデータが全く存在しない状態が所定時間以上続いた場合にそれをフェアギャップgpとして検出する。また、送信側の機器はバス上にIsoデータが全く存在しなくなってからフェアギャップgpに相当する時間後にAsyncデータを送出する。そして、受信側の機器はある通信サイクル内でフェアギャップgpが検出された後にIsoデータを受信することはありえない。したがって、受信側の機器が本来Isoデータパケットを受信すべき通信サイクルにおいて、何らかの理由でIsoデータパケットを受信できなかったことを知るのは、本来受信すべきIsoデータパケットを受信する前に、フェアギャップgpを検出したときである。

【0035】(2) - 1)、(2)のどちらかの場合に、受信側のデジタルVTR 22内の通信制御用I/F 30がある通信サイクルにおいてデータパケットを損失したということを検出するタイミングは、データの伝送が理想的な通信サイクルで行われた場合には図14の通りである。

【0036】図14において、もし通信サイクル②においてVTRデータパケット2を受信するはずが、VTRデータパケット2を正常に受信する前にフェアギャップgpを検出した場合には、受信側のデジタルVTR 22はその通信サイクル②においてVTRデータパケット2を受信できなかったと認識することができる。なお、

この図はVTRデータパケット2を受信したもののヘッダー等にエラーがあり結果的にパケットが受信できなかった場合であるが、送信側でCQ2が損失した場合には、VTRデータパケット2が送信されないで、この図よりも早いタイミングでフェアギャップgpが検出される。

【0037】そして、図14において通信サイクル②内のタイミングT3で、デジタルVTR22がVTRデータパケット2の損失を認識した場合には、通信制御用I/F30において、損失したVTRデータパケット2

(120クアドレット)に替わるエラーパケット(120クアドレット)を生成し、FIFO28に書き込むことができる。そしてVTR本体24は、それを通常のパケットとして120クアドレットをFIFO28から読み出すことができる。

【0038】しかし、(1)のデータCRCエラーが検出された時の場合と同じく、実際の通信サイクルは図14のように理想的になるとは限らない。前記(a),

(b)の状況が重なり、なおかつIsoデータパケットを正常に受信できなかった場合には、受信側のデジタルVTR22内の通信制御用I/F30がVTRデータパケットの損失認識できるタイミングは図15の通りになる。図15に示すように、デジタルVTR22がチャンネル2のVTRデータを受信している場合には、VTRデータパケット2の損失を認識するタイミングT4は、理想的な場合の次の通信サイクル③が始まっているため、プロトコル上そのデータパケットの通信が終わるとすぐに、次の通信サイクル③が始まる。

【0039】すなわち、図13の場合と比べ、その通信サイクル②の中でVTRデータパケット損失(データパケットを受信する前にフェアギャップgpが検出された)を受信側が認識するタイミングT4はかなり遅く、つぎの通信サイクル③が始まってすぐに次のIsoデータを受信しなければならない場合も考えられるので、その時点T4から通信サイクル②が終了するまでの時間内(ここでは通信サイクル②の終了タイミングと同じ)に、デジタルVTR22内の通信制御用I/F30が本来受信すべきVTRデータパケット2(120クアドレット)に替わるエラーパケット(120クアドレット)を生成し、FIFO28に書き込むことは時間的に不可能である。

【0040】以上説明したように、(1)、(2)の場合において、実際の通信状況を考慮した場合、受信すべきデータパケットがデータCRCエラー又は損失した場合、受信側のデジタルVTR22内の通信制御用I/F30がFIFO28に本来正常に受信すべきVTRデータパケット(120クアドレット)に替わるエラーパケット(120クアドレット)を生成しFIFO28に書き込むことは時間的に不可能である。

【0041】本発明は、このような問題点に鑑みてなさ

れたものであって、データパケットの受信側の機器において、データパケットがCRCエラーとなった場合又はデータパケットを損失した場合に、エラーパケットをFIFOに書き込まなくても受信側の機器本体に対してエラーパケットを転送できるようにしたデータ処理装置を提供することを目的とする。

【0042】

【課題を解決するための手段】前記課題を解決するために、本発明は、通信サイクル毎に所定数のデータパケットを伝送する通信システムにおける受信側のデータ処理装置であって、データパケットを正常に受信できなかったときに、データの一時保存手段にエラーコードを書き込むと共に、この一時保存手段の読み出し側でエラーコードの検出によりエラーパケットを生成することを特徴とするものである。

【0043】ここで、データパケットを正常に受信できなかった状態には、(1)受信したデータパケットがデータエラーとなった場合、(2)データパケットを損失した場合、等がある。

【0044】また、エラーフラグをパケット長に応じて所定回数生成することによりエラーパケットを生成する。

【0045】

【作用】本発明によれば、受信側の機器内において、ある通信サイクル内でデータパケットを正常に受信できなかったときでも、機器本体に対して通常のデータパケットと同じフォーマットのエラーパケットを転送することができる。

【0046】

【実施例】まず、本発明の原理を説明する。前述したように、実際の通信状況を考慮した場合、受信すべきデータパケットがデータCRCエラー又は損失した場合、受信側のデジタルVTR22内の通信制御用I/F30がFIFO28に本来正常に受信すべきVTRデータパケット(120クアドレット)に替わるエラーパケット(120クアドレット)を生成しFIFO28に書き込むことは時間的に不可能である。

【0047】しかし、通信制御用I/F30は、受信すべきデータパケットがデータCRCエラー又は損失した場合、VTR本体24にデータエラーであることを伝えるために、エラーコード(1クアドレット)をFIFO28に書き込むことは、時間的に可能である。

【0048】また、デジタルVTR22内のFIFO28の読み出し側である、VTR-通信システム間I/F26がデータCRCエラー及びデータパケット損失の場合に、本来受信すべきデータパケットの替わりとなるエラーパケット(120クアドレット)を生成してVTR本体24に転送することは、FIFO28の一時データ保持という機能特性より、時間的には可能である。

【0049】したがって、受信側のデジタルVTR22

内のFIFO28の読み出し側であるVTR-通信システム間I/F26が、FIFO28に書き込まれたエラーコード(1クアドレット)を読んだ際に、VTR本体24に対して形式的には通常のデータパケットと同じフォーマットであるデータパケット(120クアドレット)を生成して転送することによって、受信側のデジタルVTR22内のVTR本体24側の処理の簡素化を図ることが可能となる。

【0050】そこで、本実施例は、受信側のデジタルVTR22においてデータCRCエラー又はデータパケット損失という異常事態が起きたときに、FIFO28の書き込み側である通信制御用I/F30はエラーコード(1クアドレット)を書き込み、FIFO28の読み出し側であるVTR-通信システム間I/F26が本来受信すべきデータパケットに替わるエラーパケット(120クアドレット)を生成し、VTR本体24に転送する。

【0051】以下図1及び図9を参照しながら本実施例の構成及び動作を詳細に説明する。ここでは、送信側のデジタルVTRから受信側のデジタルVTRに対して、パケット単位化されたVTRデータを、1通信サイクルに1データパケットずつ送信する場合について説明する。本実施例で用いるVTRデータの1パケット分の大きさは120クアドレットである。また1クアドレットは4バイトである。

【0052】図1に示したブロック図は、受信側のデジタルVTR22内の通信制御用I/F30、FIFO28及びVTR-通信システム間I/F26の中で、本発明の説明に必要な回路のみ示した図である。そして、通信制御I/F30内の本発明の説明に必要な回路をパケット書き込み回路1とし、VTR-通信システム間I/F26の本発明の説明に必要な回路をパケット読み出し回路2とする。

【0053】主な情報の流れは以下の通りである。送信側のデジタルVTR21がVTRデータパケットをバス13に送出する。そして、受信側のデジタルVTR22では、バス13に送出されたVTRデータパケットをメディアアクセス制御部3により一通信サイクルに一パケット受信する。正常に受信できたVTRデータパケットはパケット書き込み回路1を用いてFIFO28に書き込む。FIFO28への書き込みは1回の書き込みで1クアドレット書き込む。したがって、1データパケットにつき120回のFIFO書き込み要求bを出してFIFO28に書き込みを行う。また、読み出し側も同様に1回のFIFO読み出し要求mで1クアドレットをFIFO28から読み出す。

【0054】一方、パケット読み出し回路2がVTR本体24の要求に応じてFIFO28内のデータパケットを読み出す。もしパケット書き込み側でデータCRCエラー又はデータパケット損失の異常事態を検出すると、

エラーコード(1クアドレット)をFIFO28に書き込み、パケット読み出し側ではFIFO28内のエラーコードを読み出して、VTR本体24からの要求に応じてエラーパケット(エラーフラグ)を生成して転送する。

【0055】次に、図1のブロック図の動作を詳しく説明する。まず、FIFO28への書き込み側では、

(1) 受信したデータパケットがデータCRCエラーの場合、(2) 本来受信すべき通信サイクルにおいてデータパケットを受信することができなかった場合、の二つの場合によって処理の方法が変わってくる。

【0056】一方FIFO28の読み出し側では、FIFO28に書き込まれたエラーコードを読み出した後からの処理なので、上記の(1)、(2)の場合を問わず同一処理をする。

【0057】したがって、上記の(1)、(2)の場合について、まずFIFO28への書き込み側の動作を説明する。

(1) 受信したデータパケットがデータCRCエラーであった場合

まず、送信側のデジタルVTR21から送信されたVTRデータパケットはバス13を通して、メディアアクセス制御部3に到達する。メディアアクセス制御部3は受信したパケット毎にパケット書き込み回路1にアクセス命令aを送る。パケット書き込み回路1はアクセス命令aを受けると、データパケットが到達したことを知り、アクセス命令aをそのままFIFO28への書き込み要求として、FIFO28にデータパケットを書き込む。

【0058】データCRC判定回路5は、受信したデータパケットの最後のクアドレットを見て、もしそれがデータCRCエラーを示すものであれば、エラーコード書き込み回路8に対してデータCRCエラー報告cを送出する。

【0059】この時点において、データCRCエラーとなったデータパケットはFIFO28に既書き込まれているため、エラーコード書き込み回路8は、FIFO28内のデータCRCエラーとなったデータパケットを取り消す要求fを出す。それと同時に、エラーコード書き込み回路8は、エラーコード(1クアドレット)を生成して、FIFO書き込み要求bを出すと同時にエラーコード伝送路14を通じてエラーコードをFIFO28に書き込む。その後、パケット書き込み回路1は次の通信サイクルを待つ状態に入る。

【0060】(2) 本来受信すべき通信サイクルにおいてデータパケットを受信することができなかった場合  
本来データパケットを受信すべき通信サイクルにおいて、正常なデータパケットを受信した場合には、そのアクセス命令aがパケット損失検知回路7に送られ、アクセス命令aを受けたパケット損失検知回路7は、その通信サイクルではデータパケットが受信できたと知り、

その通信サイクル内に受信すべきデータパケットを受信した後、フェアーギャップ検知回路6からフェアーギャップ検知報告dを受けても、パケット損失検知回路7はその通信サイクル中は何もしない。

【0061】ところが、パケット損失回路7が、ある通信サイクルにおいてメディアアクセス制御部5からのアクセス命令aよりも先に、フェアーギャップ検知回路6からフェアーギャップ検知報告dを受けた場合には、

「フェアーギャップがバス上で検知された後は、その通信サイクル内にIsoのデータパケットが通信されることはありえない」というプロトコルより、パケットが到達しなかったことを知り、エラーコード書き込み回路8にパケット損失報告eを出す。

【0062】パケット損失報告eを受けたエラーコード書き込み回路8は、エラーコード(1クアドレット)を生成して、FIFO書き込み要求b出すと同時にエラーコード伝送路14通じてエラーコードをFIFO28に書き込む。

【0063】次にパケット読み出し側の動作を説明する。ある通信サイクルにおいて、FIFO28に正常にデータパケット(120クアドレット)が書き込まれた場合には、パケット読み出し回路2内のデータ読み出しタイミング回路9は、VTR本体24からのデータ要求pに応じて、FIFO28にFIFO読み出し要求mを出し、FIFO28内のデータパケットを受信伝送路15を通じて、VTR本体24に転送する。

【0064】VTR本体24からのデータ要求pによって読み出されたFIFO28内のデータ(1クアドレット)はデータ判別回路10によって、そのデータ(1クアドレット)がエラーコードか又は正常なパケット内のデータかが判別され、正常だった場合にはFIFO28内のデータがVTR本体24に転送される。

【0065】なお、本実施例で用いるFIFO28からは常に次のデータ(1クアドレット)がパケット読み出し回路2に見えているものである。すなわち、ある通信サイクルが始まった時には、その時点でFIFO28にデータが書き込まれていれば、前の通信サイクルの最後のFIFO読み出し要求mにより、その通信サイクルでVTR本体24に転送すべきデータパケットの先頭クアドレットがパケット読み出し回路2に見えている。そして、VTR本体からデータ要求pが来てデータ読み出しタイミング回路9がFIFO28に読み出し要求mを出すと、次のクアドレットがFIFO28からパケット読み出し回路2に見えていることになる。

【0066】正常なパケットを読み出してVTR本体に転送する場合のタイミング例を図2、図3に示す。また、正常なデータパケットを120クアドレット読み出した次のデータがエラーコードである例を図3に示す。

【0067】ここで、VTR本体24からのデータ要求pにタイミングを合わせるために、FIFO28から読

み出したデータパケットをラッチ回路4を通し、VTR本体24へ転送する。この読み出しタイミングnはデータ判別回路10からの判別結果報告kが正常であった場合に、データ読み出しタイミング回路9によって決定される。

【0068】パケット書き込み回路1によって、エラーコード(1クアドレット)がFIFO28に書き込まれた場合には、前述したFIFOの特性より、エラーコード(1クアドレット)が前の通信サイクルの最後のFIFO読み出し要求mにより、パケット読み出し回路2内のデータ判別回路10に見えている。(図3には正常なパケットを120クアドレット転送したすぐ後のデータとしてエラーコードがパケット読み出し回路2に見えている例を示す)

【0069】エラーフラグgをVTR本体24に転送しなければならない通信サイクルの前の通信サイクルで、120クアドレットデータをVTR本体24に転送した直後の時点からデータ判別回路10はFIFO28内のエラーコードを見ることができて、次の通信サイクルでVTR本体24からデータ要求pが来る前に、データ判別回路10はその次の通信サイクルではエラーフラグgを転送する必要があることが判る(図3の120クアドレット読み出し後のデータ参照)。

【0070】そしてFIFO28から見えているエラーコードがデータ判別回路10によってエラーと判別された判別結果報告kはデータ読み出しタイミング回路9に送られる。エラーの判別結果報告kを受けたデータ読み出しタイミング回路9は、クアドレットカウンタ11にリセット命令iを出す。そしてVTR本体24からのデータ要求pに応じて、データ読み出しタイミング回路9は、エラーフラグ生成回路12に、VTR本体24にエラーフラグgを送るように要求する。エラーフラグ生成回路12は、この要求を受けると、VTR本体24に対してエラーフラグgを出す。

【0071】この処理はクアドレットカウンタ11のカウント値hが120(本来正常に受信すべきパケット=120クアドレットより)になるまで繰り返される。クアドレットカウンタ11は、ある一定時間が経つと、カウント値hをカウントアップし、もしカウント値hが120になると、エラーフラグ生成回路12はエラーフラグgの送出を終える。(図3参照)

【0072】120回エラーフラグを転送している間は、データ読み出しタイミング回路9からは、FIFO読み出し要求mは出されない(エラーコードは1クアドレットであるから)。VTR本体24からのデータ要求pが来た際にデータ読み出しタイミング回路9は、FIFO読み出し要求mを出す。すなわちそのFIFO読み出し要求mによって、次の通信サイクルにVTR本体24に転送すべきデータパケットの先頭のクアドレットが見えることになる。

【0073】エラーコードが見えた場合のバケット読み出し回路2の主なタイミングを図4に示す。

【0074】

【発明の効果】本発明によれば、データバケットの受信側の機器において、データバケットがデータエラーとなった場合又はデータバケットを損失した場合に、通常のデータバケットと同じ形式のエラーバケットを一時保存手段に書き込まなくても、受信側の機器本体に対してエラーバケットを転送できる。したがって、受信側の機器本体側の処理の簡素化が実現できる。

【図面の簡単な説明】

【図1】本発明のデータ処理装置の実施例を示すブロック図である。

【図2】FIFOの読み出し側において正常なバケットの先頭を読み出すときのタイミングの例を示す図である。

【図3】FIFOの読み出し側において正常なバケットの最後を読み出すときのタイミングの例を示す図である。

【図4】エラーコードがFIFOに書き込まれたときのFIFO読み出しのタイミングを示す図である。

【図5】本発明を適用する通信システムの実例を示す図である。

【図6】図5の通信システムを等化的に記載した図である。

【図7】本発明を適用する通信システムにおけるバス上の理想的なデータの状態の例を示す図である。

【図8】本発明を適用する通信システムにおける実際のバス上のデータの状態の正常例及び異常例を示す図である。

【図9】本発明を適用するデジタルVTRの基本的構成を示す図である。

【図10】図9のデジタルVTRで伝送するデータの構成の例を示す図である。

【図11】同期型バケットのフォーマットを示す図である。

【図12】受信側の機器がデータCRCを認識できるタイミングの例を示す図である。

【図13】実際のバス上のデータの状態及び受信側の機器がデータCRCエラーを認識できるタイミングの例を示す図である。

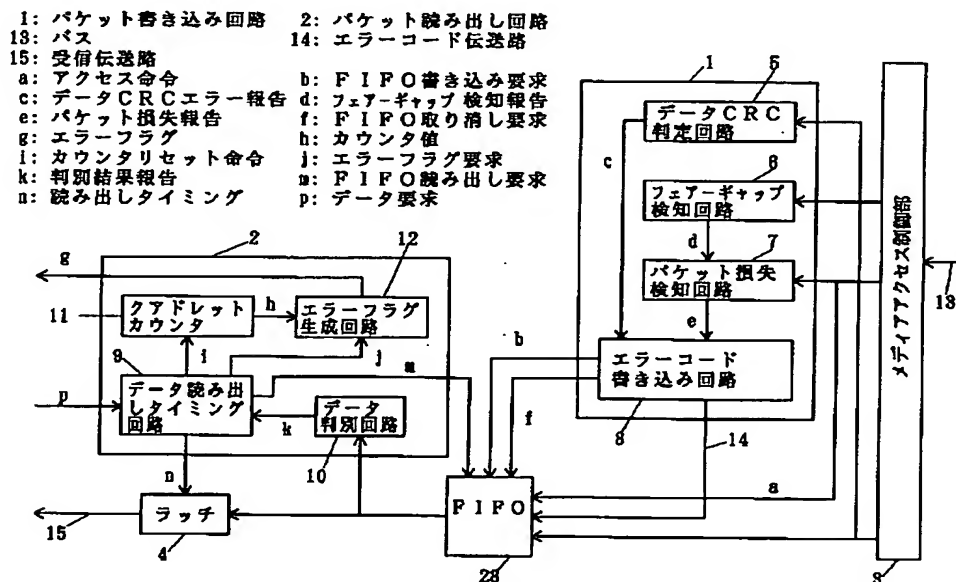
【図14】理想的なバス上のデータの状態及び受信側がデータバケットの損失を認識できるタイミングの例を示す図である。

【図15】実際のバス上のデータの状態及び受信側がデータバケット損失を認識できるタイミングの例を示す図である。

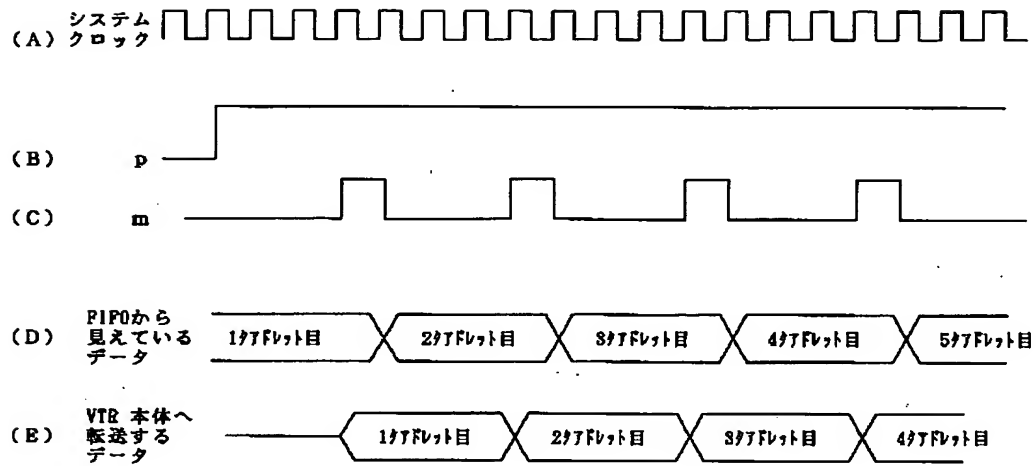
【符号の説明】

1…バケット書き込み回路、2…バケット読み出し回路、5…データCRC判定回路、6…フェアギャップ検知回路、7…バケット損失検知回路、8…エラーコード書き込み回路、10…データ判別回路、11…カウンタリセット命令、12…エラーフラグ生成回路、28…FIFO

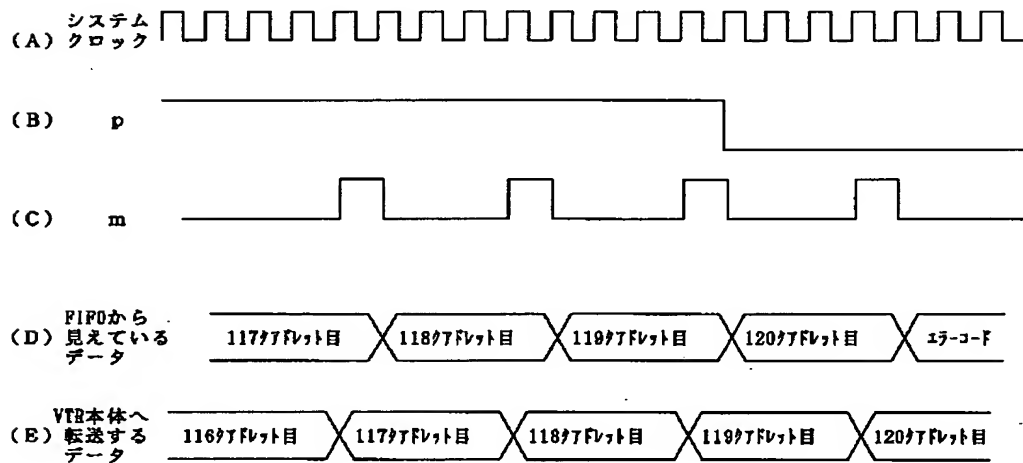
【図1】



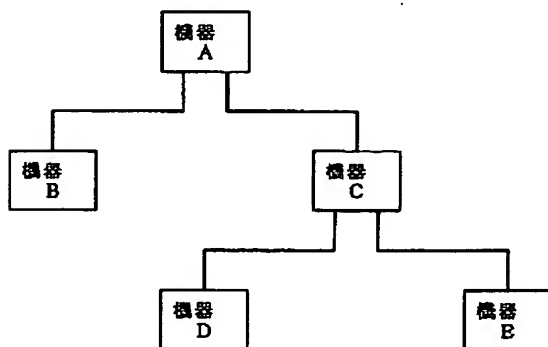
【図2】



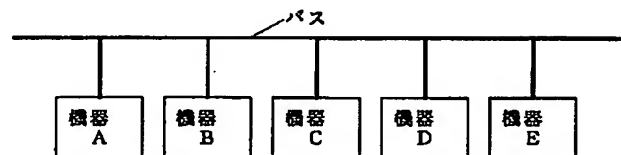
【図3】



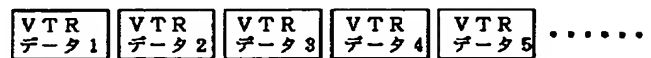
【図5】



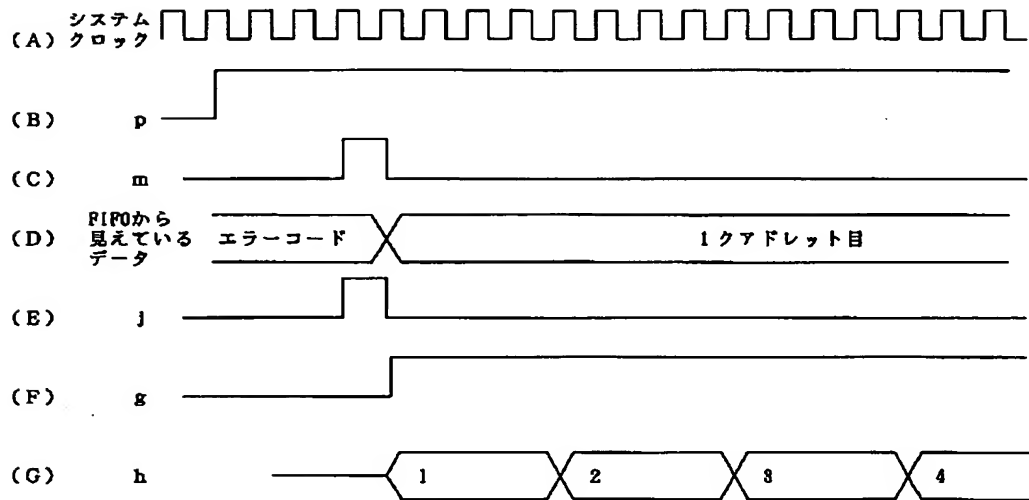
【図6】



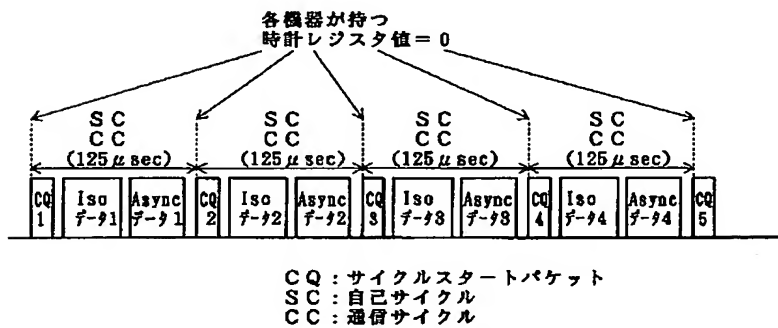
【図10】



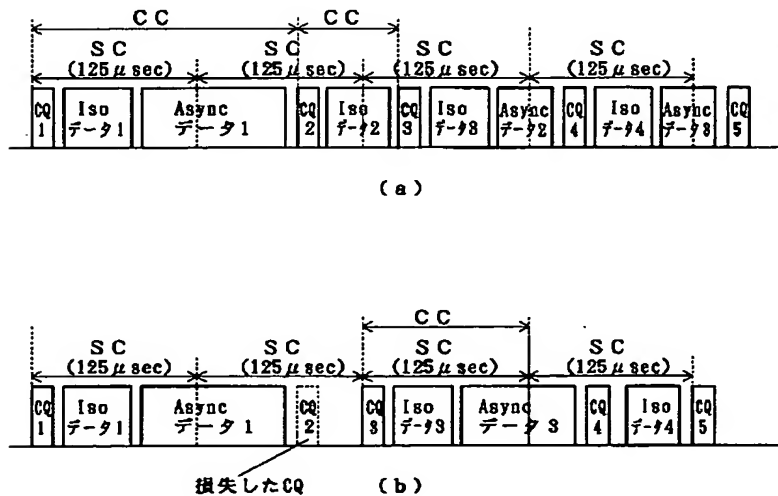
【図4】



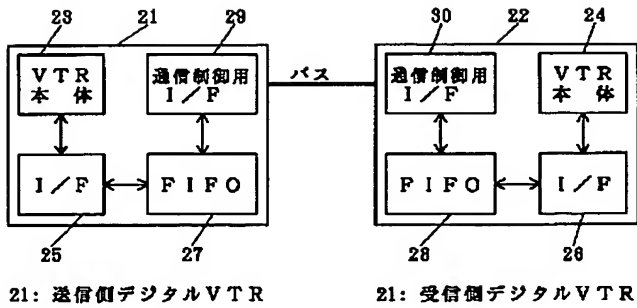
【図7】



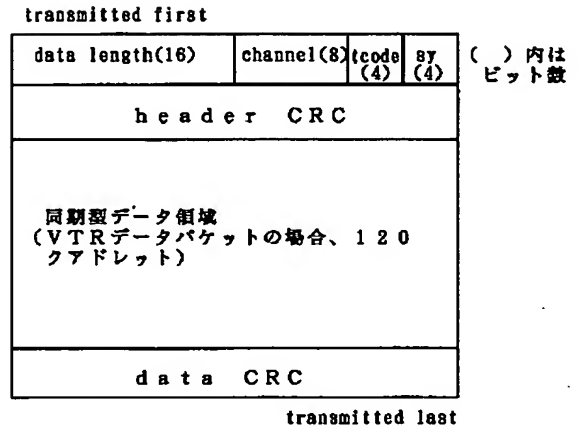
【図8】



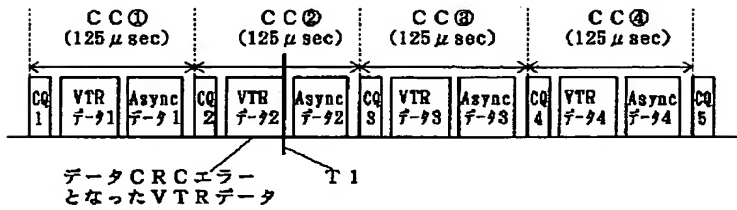
【図9】



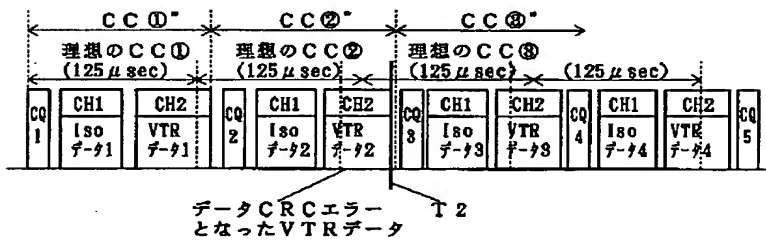
【図11】



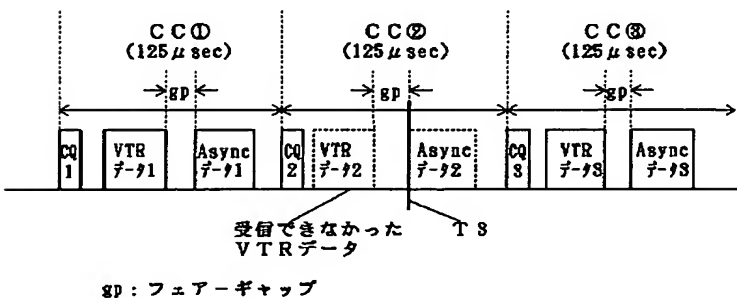
【図12】



【図13】



【図14】



【図15】

